

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-117826

(43)Date of publication of application : 27.04.2001

(51)Int.Cl. G06F 13/00
 G06F 3/00
 G06F 13/38
 // H04L 12/28

(21)Application number : 11-297684

(71)Applicant : FUJITSU GENERAL LTD

(22)Date of filing : 20.10.1999

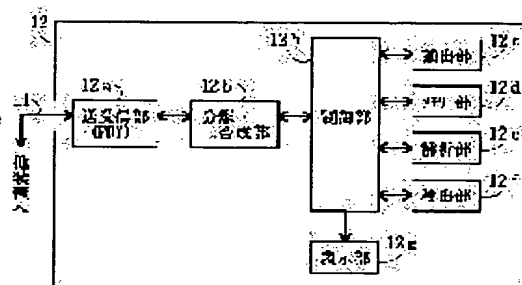
(72)Inventor : UNO TSUTOMU

(54) DATA PROCESSING SYSTEM

(57)Abstract:

PROBLEM TO BE SOLVED: To display a device which is a bottleneck of connection, a current connection style, etc., when data processors are connected through an IEEE1394 bus.

SOLUTION: A separation and composition part 12b separates a signal received by a transmission and reception part 12a from another data processor through a bus line 11 into synchronous data and asynchronous data. According to the separated asynchronous data, an extraction part 12c extracts information data regarding the connection between data processors and stores the data in a memory part 12d. According to the stored data, an analysis part 12e analyzes the current connection style between the data processors forming this system. According to the stored data, a detection part 12f detects a data processor which is a bottleneck of the data transfer speed. A control part 12g displays the connection style analyzed by the analysis part 12e at a display part 12h so that the data processor detected as the bottleneck is distinctive.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁(JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開 2001-117826

(P 2001-117826 A)

(43) 公開日 平成13年4月27日 (2001. 4. 27)

(51) Int. Cl. 7	識別記号	F I	テーマコード (参考)
G 0 6 F 13/00	3 0 1	G 0 6 F 13/00	3 0 1 H 5B077
	6 5 2		3/00 6 5 2 A 5B083
	6 5 4		6 5 4 D 5E501
13/38	3 5 0	13/38	3 5 0 5K033
// H 0 4 L 12/28		H 0 4 L 11/00	3 1 0 D
審査請求 未請求 請求項の数 1 0		O L	(全 4 頁)

(21) 出願番号 特願平11-297684

(22) 出願日 平成11年10月20日 (1999. 10. 20)

(71) 出願人 000006611

株式会社富士通ゼネラル

神奈川県川崎市高津区末長1116番地

(72) 発明者 宇野 勉

川崎市高津区末長1116番地 株式会社富士通ゼネラル内

F ターム (参考) 5B077 NN00 NN02

5B083 AA01 BB11 CE06 DD01 DD14

GG05 GG08

5E501 AA02 AC24 BA01 BA12 FA23

FA46 FB28 FB44

5K033 AA03 CB14 DA01 DB14 EA03

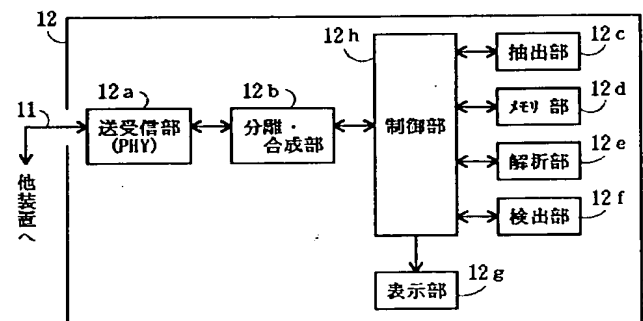
EA07

(54) 【発明の名称】 データ処理システム

(57) 【要約】

【課題】 IEEE 1394バスを介して複数のデータ処理装置を接続する場合において、接続のボトルネックとなる装置及び現在の接続形態等を表示する。

【解決手段】 送受信部12aがバスライン11を介して受信した他のデータ処理装置からの信号を分離・合成部12bで同期データと非同期データとへ分離する。同分離した非同期データをもとに抽出部12cにおいて各データ処理装置間の接続に関する情報データを抽出し、同データをメモリ部12dに格納する。同格納データをもとに解析部12eにおいて、当該システムを形成する各データ処理装置間の現在の接続形態を解析する。また、前記格納データをもとに検出部12fにおいてデータ転送速度のボトルネックとなっているデータ処理装置を検出する。制御部12は、前記検出したボトルネックとなっているデータ処理装置が判るようにして前記解析部で解析した接続形態を表示部12gに表示させる。



【特許請求の範囲】

【請求項1】 IEEE1394シリアルバスラインを介して他のデータ処理装置とデータの送受信をする送受信部と、前記送受信部が受信した他のデータ処理装置からの信号を同期データと非同期データとへ分離するとともに、自己が発生した同期データと非同期データとを合成して前記送受信部へ送出する分離・合成部とを備える複数のデータ処理装置を前記バスラインで接続して構成したデータ処理システムにおいて、前記データ処理装置に、前記分離・合成部で分離した非同期データから各データ処理装置間の接続に関する情報データを抽出する抽出部と、前記抽出部で抽出した前記データを格納するメモリ部と、前記メモリ部のデータをもとに当該システムを形成する各データ処理装置間の現在の接続形態を解析する解析部と、前記解析部で解析した接続形態を表示する表示部と、前記抽出部、メモリ部、解析部及び表示部とを制御する制御部とを備えるデータ処理装置を設けてシステム構成したことを特徴とするデータ処理システム。

【請求項2】 前記メモリ部のデータからデータ転送速度のボトルネックとなっているデータ処理装置を検出する検出部を前記制御部の下に設けたことを特徴とする請求項1記載のデータ処理システム。

【請求項3】 前記検出部で検出したデータ処理装置を前記表示部における表示において明示することを特徴とする請求項1又は請求項2記載のデータ処理システム。

【請求項4】 前記表示部による明示を、色彩を区別することにより又は記号表示の付加により明示することを特徴とする請求項3記載のデータ処理システム。

【請求項5】 前記検出部による検出を、本来のデータ転送速度が出ていないデータ処理装置間に挟まれるように接続されてなるデータ処理装置であって前記挟んでいるデータ処理装置よりデータ転送速度の遅い装置の検出としたことを特徴とする請求項2記載のデータ処理システム。

【請求項6】 前記解析部において、前記メモリ部のデータをもとにデータ転送速度が最高速となる各データ処理装置間の接続形態を解析し、同解析した接続形態を前記表示部に表示することを特徴とする請求項1記載のデータ処理システム。

【請求項7】 前記表示部における表示において、現在の接続形態から接続替えを要する部分を、色彩を区別することにより又は記号表示の付加により明示することを特徴とする請求項6記載のデータ処理システム。

【請求項8】 当該システムを形成する各データ処理装置間の現在の接続形態と、前記データ転送速度が最高速となる接続形態との双方を前記表示部に表示することを特徴とする請求項1又は請求項6記載のデータ処理システム。

【請求項9】 前記抽出部、メモリ部、解析部、表示部

及び制御部とを備えるデータ処理装置を、当該システムを形成する複数のデータ処理装置のうちの一つに設けてシステム構成したことを特徴とする請求項1記載のデータ処理システム。

【請求項10】 前記抽出部、メモリ部、解析部、表示部及び制御部とを備えるデータ処理装置を、当該システムを形成する複数のデータ処理装置の全てに設けてシステム構成したことを特徴とする請求項1記載のデータ処理システム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明はデータ処理システムに係り、より詳細には、IEEE1394シリアルバスラインを介して複数のデータ処理装置を接続する場合において、接続のボトルネックとなる装置の表示及び最適な接続形態をアドバイスする機能に関する。

【0002】

【従来の技術】 IEEE1394シリアルバスラインを介して複数のデータ処理装置を接続してシステムを構成する場合、これら接続する装置のデータ転送速度が必ずしも同一とは限らず、転送速度が高速な装置、低速な装置が混在する場合がある。この場合、接続の形態によっては低速な装置に引っ張られ、高速転送可能な装置が存在するにもかかわらず、全体として高速転送処理が制限される。例えば、図3(A)に示すように、データ転送速度が100Mbpsのデータ処理装置a21、200Mbpsのデータ処理装置b22及び200Mbpsのデータ処理装置c23の3台の装置を図示のように前記バスライン24で接続した場合、データ処理装置a21と接続されているデータ処理装置b22及びデータ処理装置c23は双方とも高速転送可能であるにもかかわらず、データ転送速度はデータ処理装置a21の100Mbpsに制約される。

【0003】 このような状態は機器の接続形態を変更することで改善することができる。例えば、前記図3

(A)の接続形態を同図(B)のように接続替えした場合、データ処理装置a21とデータ処理装置b22との間の転送速度は同装置a21の制約を受けて100Mbpsとなるが、データ処理装置b22とデータ処理装置c23と間の転送速度はそれぞれの能力である200Mbpsとなり、システム全体としては高速化される。このように、データ転送速度が異なる装置が混在する場合であってもそれぞれの接続形態を工夫することによりシステム全体としての高速化を図ることが可能である。そのためには、各装置の転送速度を調べこれを把握し、それにもとづいた接続形態を決定する必要がある。従来、上記把握のための調査や接続形態の決定については人為的に行っていた。従って、最良の接続形態を見出すのに手間及び時間を要し、不便という問題があった。

【0004】

【発明が解決しようとする課題】本発明はこのような点に鑑み、最良の接続形態を従来のような人為的方法によらず電氣的処理により見出すようにしたデータ処理システムを提供することを目的とするものである。

【0005】

【課題を解決するための手段】本発明は、IEEE 1394 シリアルバスラインを介して他のデータ処理装置とデータの送受信をする送受信部と、前記送受信部が受信した他のデータ処理装置からの信号を同期データと非同期データとへ分離するとともに、自己が発生した同期データと非同期データとを合成して前記送受信部へ送出する分離・合成部とを備えてなる複数のデータ処理装置を前記バスラインで接続して構成したデータ処理システムにおいて、前記データ処理装置に、前記分離・合成部で分離した非同期データから各データ処理装置間の接続に関する情報データを抽出する抽出部と、前記抽出部で抽出した前記データを格納するメモリ部と、前記メモリ部のデータをもとに当該システムを形成する各データ処理装置間の現在の接続形態を解析する解析部と、前記解析部で解析した接続形態を表示する表示部と、前記抽出部、メモリ部、解析部及び表示部とを制御する制御部とを備えてなるデータ処理装置を設けてシステム構成したデータ処理システムを提供するものである。

【0006】また、前記メモリ部のデータからデータ転送速度のボトルネックとなっているデータ処理装置を検出する検出部を前記制御部の下に設ける。また、同検出したデータ処理装置を前記表示部における表示において明示する。

【0007】また、前記表示部による明示を、色彩を区別することにより又は記号表示の付加により明示する。

【0008】また、前記検出部による検出を、本来のデータ転送速度が出ていないデータ処理装置間に挟まれるように接続されてなるデータ処理装置であって前記挟んでいるデータ処理装置よりデータ転送速度の遅い装置の検出とする。

【0009】また、前記解析部において、前記メモリ部のデータをもとにデータ転送速度が最高速となる各データ処理装置間の接続形態を解析し、同解析した接続形態を前記表示部に表示する。

【0010】また、前記表示部における表示において、現在の接続形態から接続替えを要する部分を、色彩を区別することにより又は記号表示の付加により明示する。

【0011】また、当該システムを形成する各データ処理装置間の現在の接続形態と、前記データ転送速度が最高速となる接続形態との双方を前記表示部に表示する。

【0012】また、前記抽出部、メモリ部、解析部、表示部及び制御部とを備えてなるデータ処理装置を、当該システムを形成する複数のデータ処理装置のうちの一つに設けてシステム構成してもよい。または、上記データ処理装置を、当該システムを形成する複数のデータ処理

装置の全てに設けてシステム構成してもよい。

【0013】

【発明の実施の形態】以下、発明の実施の形態を実施例にもとづき図面を参照して説明する。図1は本発明を説明するためのデータ処理システムの一例であり、データ処理装置A1、同B2及び同C3の三つからなり、データ処理装置A1とデータ処理装置B2間、及びデータ処理装置A1とデータ処理装置C3間をそれぞれIEEE 1394 シリアルバスライン4で接続したものである。

また、図2は図1に例示したデータ処理システムを構成する本発明によるデータ処理装置の一実施例を示す要部ブロック図である。図2において、11はIEEE 1394 シリアルバスライン（以下、バスライン）、12は単独のデータ処理装置である。また、データ処理装置12には、送受信部12a（別称、PHY）、分離・合成部12b（別称、LINK）、抽出部12c、メモリ部12d、解析部12e、検出部12f、表示部12g及び制御部12hが備えられている。なお、制御部12hは前記抽出部12c、メモリ部12d、解析部12e、検出部12f及び表示部12g等を制御するものである。

【0014】次に、本発明の動作について説明する。データ処理装置12は送受信部12aにおいてバスライン11と接続され、他のデータ処理装置とデータの授受（送受信）を行う。上記送受信部12aで受信した信号は同期データと非同期データとが合成されたものである。従って、後段の処理の必要から上記合成された信号を同期データと非同期データとに分離する必要がある。また、送受信部12aから他のデータ処理装置へデータ送信する場合、同期データと非同期データとを合成して送信する必要がある。なお、同期データ及び非同期データとを簡潔に説明すれば、前者は一方的に送信すれば済むようなデータ（例えば、映像データ）であり、後者は送受信を送信側及び受信側相互で確認することとしているデータである。そこで、分離・合成部12bにおいて、送受信部12aが受信時には上記データ分離の処理を行い、同・送信時には上記データ合成の処理を行い、送受信部12aより送信する。

【0015】ところで、上記送受信部12aにはシステムを構築するデータ（コンフィグレーションデータ）が各装置より送信されてくる。例えば、通信相手の各装置名、その装置のメーカー名、ポート数等の他、各装置の転送速度のデータ等の接続に関する情報データも含まれる。このコンフィグレーションデータは前記非同期データに属する。なお、このコンフィグレーションデータは各装置とも受信する。そこで、抽出部12cにおいて、前記分離・合成部12bよりのデータから各装置の前記接続に関する情報データを抽出し、同抽出したデータをメモリ部12dに格納する。同格納したデータをもとに解析部12eにおいて、当該システムを形成する各データ処理装置間の現在の接続形態（状態）を解析する。さらに、同

格納したデータをもとに検出部12fにおいて、データ転送速度のボトルネック（障害）となる装置を検出する。即ち、前述の図3（A）のように、理想的（又は本来的）な転送速度が出ていない装置間に挟まれる装置であって理想的な転送速度よりも遅い装置を検出する。なお、ここにいう「理想的（又は本来的）な転送速度」とは、その装置が有するデータ転送速度の能力であり、最高速を意味する。

【0016】次いで制御部12hは、上記解析部12eによる解析結果及び検出部12fによる検出結果とをもとに、転送速度のボトルネックとなっている装置が判るように明示して現在の接続状態を表示部12gに表示させる。この表示を表示1とする。この表示1の概念は、前記図3（A）の如き表示に加えボトルネックとなっているものがデータ処理装置a21であることを判るように色彩により区別、又は記号表示を付加する等した表示である。さらに解析部12eにおいて、前記メモリ部12dの格納データをもとに、理想的なデータ転送速度となる接続形態を解析する。この解析は、ルートか否か、転送速度、ポート数、ポートの状態（未接続状態、親又は子それぞれがどこに接続されているか）等の接続に関する情報データと、バスマネージャ（バスの交通整理を受け持つ装置）から取得したトポロジマップ（接続図）とをもとに解析し決定する。同解析結果を表示部12gに表示させる。この表示を表示2とする。上記表示2には装置の接続替えを要する箇所の指示を含む。

【0017】また、この表示2の概念は、前記図3（B）の如き表示に加えボトルネックとなっているデータ処理装置a21の接続替えを指示するようにした表示である。また、この接続替えの指示においては、前記表示1と同様に色彩により区別、又は記号表示を付加する等して明示する。このように、表示2はユーザに対し、アドバイスを提供する表示となる。なお、前記表示1と表示2とを併せて表示するようにしてもよい。また、以上

説明のデータ処理装置は、当該システムを形成する複数のデータ処理装置のうちの一つとしてもよく、又は全てとしてもよい。

【0018】

【発明の効果】以上説明したように本発明によれば、IEEE1394シリアルバスラインを介して複数のデータ処理装置を接続して構成されるデータ処理システムにおいて、現在の接続においてボトルネックとなっているデータ転送速度の遅い装置が表示され、また、適切な接続法が表示されることとなる。従来においては、人為的に各装置の転送速度を調べこれを把握し、それにもとづいた接続形態を決定していたために最良の接続形態を見出すのに手間及び時間を要し、不便という問題があったが、本発明によりこれら問題が解決されることとなる。

【図面の簡単な説明】

【図1】図1は本発明を説明するためのデータ処理システムの一例を示す図である。

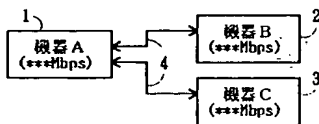
【図2】データ処理システムを構成する本発明によるデータ処理装置の一実施例を示す要部ブロック図である。

【図3】本発明を説明するためのデータ処理装置の接続例を示す図である。

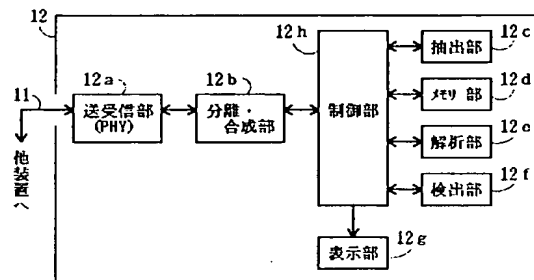
【符号の説明】

- 1、2、3、12、21、22、23 データ処理装置
- 4、11、24 バスライン
- 12a 送受信部
- 12b 分離・合成部
- 12c 抽出部
- 12d メモリ部
- 12e 解析部
- 12f 検出部
- 12g 表示部
- 12h 制御部

【図1】



【図2】



【図3】

